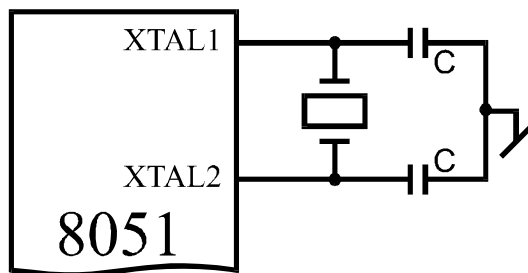


**Cykl rozkazowy mikrokontrolera rodziny MCS-51**

Mikroprocesory rodziny MCS-51 zawierają wewnętrzny generator sygnałów zegarowych ustalający czas trwania cyklu zegarowego. Częstotliwość generowanych taktów zależy od rodzaju dołączonego do wyprowadzeń XTAL1 i XTAL2 stabilizatora częstotliwości i może zawierać się w granicach 1,2 MHz do 12 MHz. Do ustalenia częstotliwości pracy może posłużyć rezonator kwarcowy o bardzo dużej stabilności generowanych drgań lub rezonator ceramiczny o nieco gorszych parametrach. W uzasadnionych przypadkach źródłem sygnałów taktujących może być inny układ cyfrowy. Sposób dołączenia rezonatora kwarcowego został przedstawiony na rysunku 1.

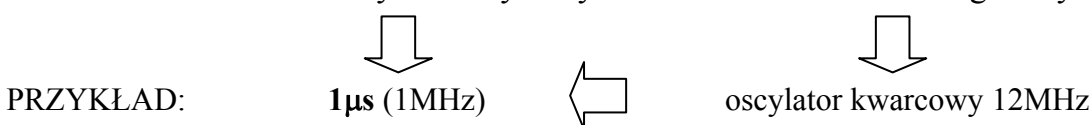


Rys. 1. Sposób dołączenia rezonatora kwarcowego do mikroprocesora (wartość pojemności C wynosi: 30pF (±10pF) dla rezonatora kwarcowego lub 40pF (±10pF) dla rezonatora ceramicznego).

Na podstawie uzyskanych z generatora **taktów zegarowych** o częstotliwości  $f_{XTAL}$  jest wytwarzany sygnał taktujący mikroprocesor o częstotliwości dwukrotnie mniejszej. Sygnał ten wyznacza tzw. **stany** (S1, S2, S3, S4, S5, S6), w których mikroprocesor wykonuje elementarne operacje związane z realizacją rozkazu. Sześć kolejnych stanów tworzy **cykl maszynowy**. Rozkaz jest wykonywany w czasie trwania **cyklu rozkazowego** złożonego z jednego lub dwóch cykli maszynowych.

**CYKL ROZKAZOWY = 1 lub 2(4) cykle maszynowe**

cykl maszynowy = 6 stanów = 12 taktów zegarowych



Rys. 2. Zależności czasowe w cyklu rozkazowym.

Z powyższego podziału wynika czas realizacji poszczególnych rozkazów. Jeżeli do mikroprocesora zostanie dołączony rezonator kwarcowy o częstotliwości 12MHz, to pojedynczy cykl maszynowy będzie trwał 1µs. Ponieważ rozkaz może zostać zrealizowany w jednym lub w dwóch cyklach maszynowych to czas jego wykonania będzie wynosił 1µs lub 2µs. Wyjątek stanowią dwa rozkazy MUL (mnożenie) i DIV (dzielenie), które do wykonania potrzebują czterech cykli maszynowych, czyli zgodnie z obliczeniami 4µs. Liczbę cykli maszynowych potrzebnych do zrealizowania danej instrukcji podają producenci w listach rozkazów mikroprocesora.

Szybkość finalizowania kolejnych rozkazów decyduje o szybkości działania całego mikroprocesora. Wymierną wielkością pozwalającą porównać możliwości różnych procesorów jest liczba wyrażona w jednostkach MIPS, określająca ile milionów instrukcji, może być wykonanych w ciągu sekundy. Przy wyznaczaniu tej wielkości występują pewne trudności związane z ustaleniem czasu wykonania instrukcji. Listy rozkazów wielu procesorów zawierają instrukcje różniące się między sobą liczbą cykli potrzebnych do ich zrealizowania. Jeżeli przez  $f_x$  zostanie oznaczona częstotliwość taktowania, natomiast przez N średnia liczba taktów potrzebnych do wykonania pojedynczej instrukcji, to wzór na szybkość działania przyjmie postać:

**Zadanie 1.**

Do ustalenia częstotliwości pracy mikroprocesora użyto rezonatora kwarcowego o częstotliwości 6MHz. Wyznacz długość cyklu maszynowego oraz cyklu rozkazowego dla rozkazu:

```
mul AB
inc A
ljmp etyk
```

**Zadanie 2.**

Wyznacz szybkość działania mikroprocesorów rodziny MCS-51 przy założeniu że częstotliwość rezonatora kwarcowego wynosi:

- 12MHz,
- 6MHz.

$$\frac{f_X \cdot \left[ \frac{\text{takty}}{s} \right]}{N \cdot \left[ \frac{\text{takty}}{\text{instrukcję}} \right]} = S \cdot \left[ \frac{\text{instrukcje}}{s} \right] = \frac{S}{10^6} \cdot [\text{MIPS}]$$

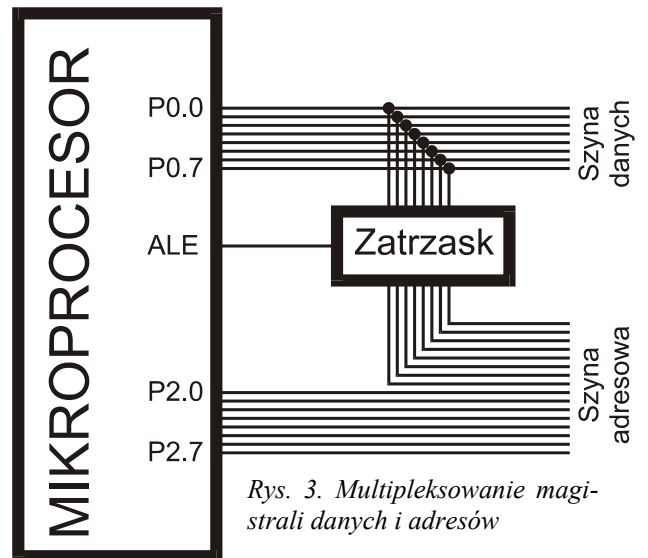
Jeżeli ktoś spróbuje porównać moce obliczeniowe mikrokontrolerów i typowych mikroprocesorów np. rodziny Intel 8086 stosowanych w komputerach PC, to pierwsze z nich wypadną bardzo mizernie. Moc obliczeniowa mikrokontrolerów jest bardzo mała, gdyż ich głównym zadaniem jest realizowanie funkcji sterujących, a nie dokonywanie obliczeń.

Typowy cykl rozkazowy mikrokontrolerów rodziny MCS-51 został zaprezentowany na rysunku 4.

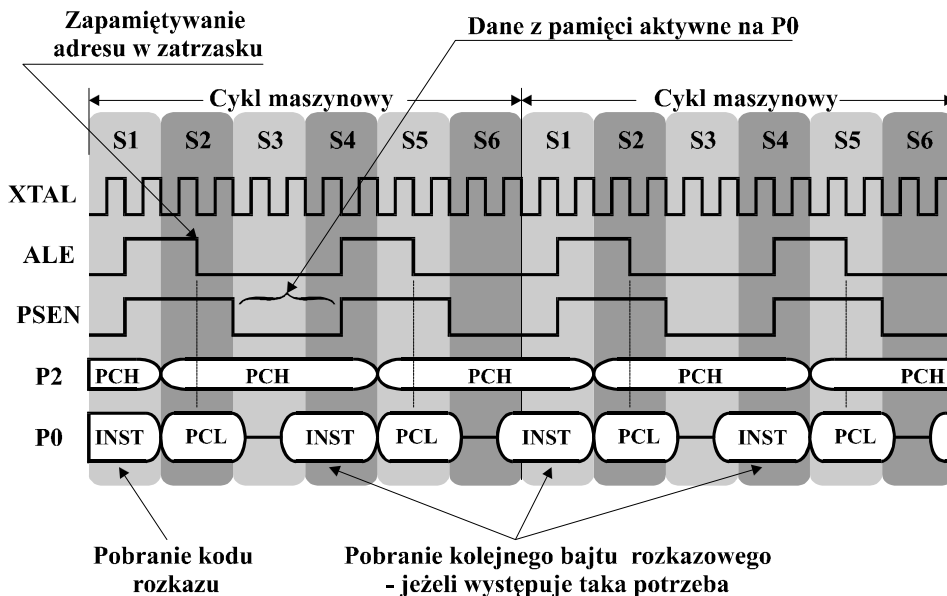
Bezpośrednio z wykonywaniem cykli maszynowych związana jest generacja sygnałów sterujących przeznaczonych do współpracy z zewnętrznymi układami dołączonymi do mikroprocesora tj. ALE, /PSEN, /RD i /WR.

Sygnał ALE jest generowany przy każdym dostępie zarówno do zewnętrznej pamięci programu jak i zewnętrznej pamięci danych. Wykorzystywany jest on w procesie multipleksowania magistrali danych i adresów przedstawionym na rysunku 3. Przyjmuje on poziom wysoki, gdy na multipleksowanej szynie danych i adresów, czyli porcie P0, jest wystawiona młodsza część adresu. Zbocze opadające powoduje przepisanie ustawionych na porcie poziomów logicznych na wyjście rejestru zwanego zatraskiem. Rejestr ten utrzymuje na swoich wyjściach wpisany adres, aż do czasu pojawienia się następnego zbocza opadającego sygnału ALE. Starsza część 16-bitowego adresu jest cały czas dostępna na porcie P2, który po dołączeniu zewnętrznej pamięci może być wykorzystywany tylko jako część szyny adresowej.

Sygnał /PSEN jest wytwarzany przy każdym odwołaniu się do zewnętrznej pamięci programu (pobieranie kodu rozkazu). Pobierane dane powinny być dostępne na multipleksowanej szynie danych i adresów (porcie P0) wtedy, gdy przyjmuje on poziom „0” logicznego (aktywny poziomem niskim). Należy zwrócić uwagę, że przed jego uaktywnieniem zawsze występuje zbocze opadające sygnału ALE, czyli zapamiętanie adresu z portu P0 w zatrasku.



Rys. 3. Multipleksowanie magistrali danych i adresów



Rys. 4. Cykl rozkazowy i odpowiadające mu sygnały sterujące.

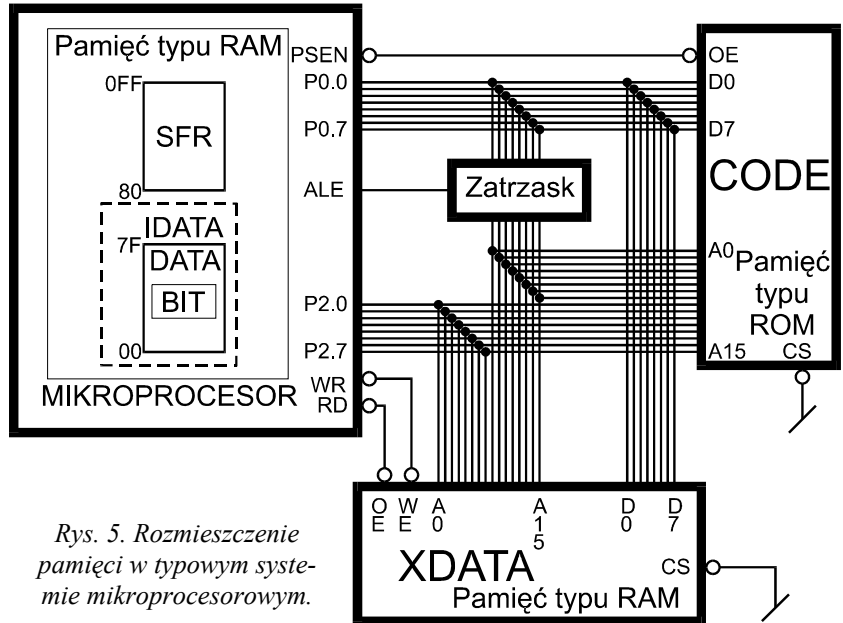
Jak widać na zaprezentowanym rysunku 4 każdemu stanowi cyklu maszynowego są przypisane pewne elementarne operacje. Zazwyczaj w stanie S1 jest pobierany z pamięci pierwszy bajt kodu rozkazu. W stanie S2 jest on dekodowany oraz jest generowana na podstawie licznika rozkazów młodsza część bajtu adresowego kolejnej komórki pamięci. Zadania realizowane w kolejnych stanach wynikają z treści wykonywanego rozkazu. Jeżeli jest wymagane kolejne odwołanie się do zewnętrznej pamięci programu to odbywa się ono zawsze w stanie S4 lub stanie S1 kolejnego cyklu maszynowego. W przypadku rozkazów 1-bajtowych (zajmujących jedną komórkę pamięci zewnętrznej) pobranie w stanie S4 jest nie wykorzystane.

Sygnały /RD i /WR są generowane w przypadku odwoływania się do zewnętrznej pamięci danych, czyli tylko w przypadku wykonania rozkazu *movx*.

## Współpraca z otoczeniem

W programach najczęściej są używane następujące rodzaje pamięci (patrz rysunek 5):

- CODE – pamięć programu, która zawiera kod maszynowy wykonywany przez mikroprocesor – maksymalnie do 64kB,  
 – pamięć jest adresowana przy pobraniu kolejnych bajtów rozkazów,  
 – z pamięci tej można również pobrać bajty stałych wpisanych do pamięci podczas programowania
- movc A,@DPTR+A,**
- XDATA – zewnętrzna pamięć danych, w której można przechowywać do 64kB danych,  
 – przykład adresowania zewnętrznej pamięci danych:  
**movx A,@DPTR,**
- IDATA – wewnętrzna pamięć danych adresowana zawartością rejestru,  
 – maksymalna pojemność 128 bajtów,  
 – przykład adresowania pośredniego: **mov @R0,A,**
- DATA – wewnętrzna pamięć danych adresowana bezpośrednio,  
 – maksymalna pojemność 128 bajtów,  
 – przykład adresowania bezpośredniego: **mov 02H,03H,**
- BIT – przestrzeń adresowana bitowo w wewnętrznej pamięci danych, w której można pod jednym adresem przechowywać jeden bit informacji,  
 – maksymalna pojemność 128 bitów,  
 – przykład adresowania obszaru bitowego: **setb 02H,**
- STACK – ta sama pamięć co IDATA, tylko że przeznaczona na stos.



Rys. 5. Rozmieszczenie pamięci w typowym systemie mikroprocesorowym.

Pamięci IDATA, DATA, BIT, STACK odnoszą się do tej samej fizycznej pamięci danych umieszczonej w mikrokontrolerze. Różnica między nimi polega na sposobie odwołania się do danych zapisanych w tej pamięci.

SFR jest to obszar zawierający rejestry sterujące pracą mikrokontrolera. Najczęstszym sposobem odwołania się do tego obszaru jest adresowanie przez nazwę, np.: **mov A,TH0.**

## Pamięć wewnętrzna.

Mikrokontroler 8051 jest wyposażony w pamięć wewnętrzną o pojemności 256 bajtów (rysunek 6). Do adresowania poszczególnych komórek służy ośmiobitowy adres. Cały obszar adresowy podzielony jest na dwie główne części:

- pamięć danych (od adresu 00h do 7Fh; dziesiętnie od 0 do 127) służąca do przechowywania argumentów i wyników wszelkich operacji,
- obszar SFR, rejestrów specjalnych (od adresu 80h do 0FFh; dziesiętnie od 128 – 255) sterujących różnymi funkcjami mikrokontrolera.

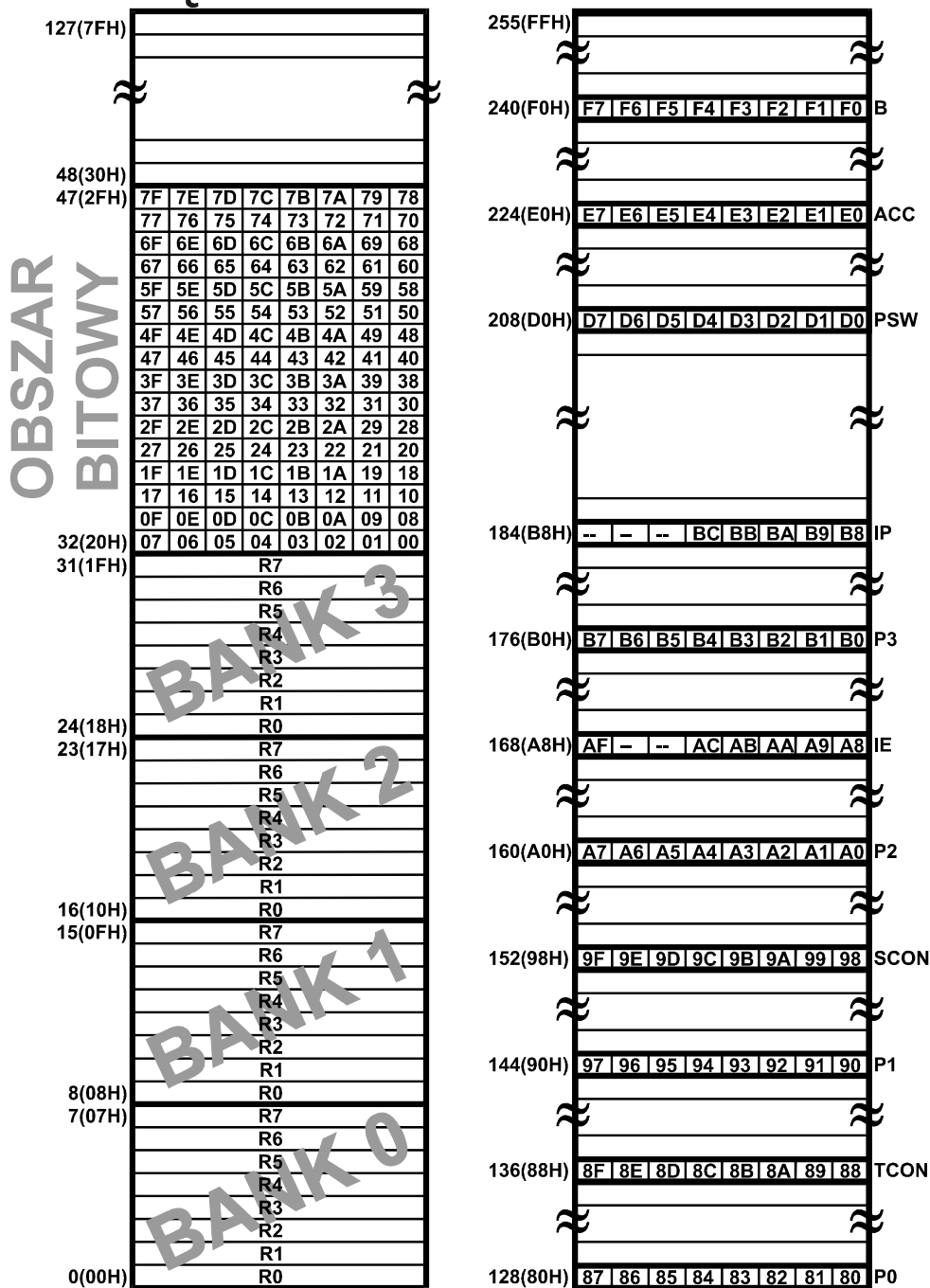
W pamięci danych wyróżnione są pewne obszary spełniające szczególne funkcje. Początkowe 32 bajty pamięci (00h – 1Fh; 00 – 31) są pogrupowane w cztery zbiory (banki) rejestrów roboczych. Każdy bank zawiera 8 rejestrów, którym przypisano nazwy symboliczne R0 ... R7. Do tego obszaru można odwoływać się podając adres odpowiedniej komórki pamięci, lub posługując się powyższymi nazwami symbolicznymi. Jak można zauważyć np. nazwa rejestru R0 występuje we wszystkich bankach, chociaż za każdym razem dotyczy innej komórki pamięci. Podobnie jest dla pozostałych rejestrów R1, R2 ... Dlatego też w danej chwili jest dostępny tylko jeden bank, wskazany przez dwubitowy wskaźnik RS zawarty w jednym z rejestrów sterujących PSW:

RS1	RS0	Numer banku	Symboliczne nazwy rejestrów	Adresy w pamięci
0	0	0	R0, R1, R2, R3, R4, R5, R6, R7	00h...07h (0...7)
0	1	1	R0, R1, R2, R3, R4, R5, R6, R7	08h...0Fh (8...15)
1	0	2	R0, R1, R2, R3, R4, R5, R6, R7	10h...17h (16...23)
1	1	3	R0, R1, R2, R3, R4, R5, R6, R7	18h...1Fh (24...31)

O tym, który bank jest aktywny w danym momencie decyduje programista poprzez odpowiednie ustawienie bitów RS1 i RS0.

# PAMIĘĆ DANYCH

# SFR



Rys. 6. Organizacja pamięci wewnętrznej danych.

Pod adresami pamięci danych 20h...2Fh (32...47) został ulokowany obszar adresowany bitowo. Oznacza to, że programista ma dostęp do każdego bitu osobno, bez konieczności odwoływania się do całego bajtu, w którym jest on umieszczony. Każdy bit posiada swój indywidualny adres i tak w bajcie 20h umieszczone są bity od 0...7, w bajcie 21h od 8...0Fh itd. W sumie wszystkich bitów jest 128 (adresy od 00...7F). Należy zwrócić uwagę, że wartości adresów w obszarze bitowym pokrywają się z adresami komórek pamięci danych. Nie powoduje to jednak żadnych konfliktów ponieważ adresy bitów są wykorzystywane w innych rozkazach niż adresy bajtów.

Obszar bitowy jest wykorzystywany do przechowywania znaczników, flag użytkownika, które mogą przyjmować różnorodne znaczenie w zależności od sposobu wykonywania programu. Jeżeli programista nie korzysta z takiej możliwości, to odpowiednie rejestry może wykorzystywać jako normalną pamięć bajtową.

Pozostały obszar od 30h...7F (48...127), czyli 80 bajtów można wykorzystać do przechowywania wszelkiego rodzaju danych zgodnie z potrzebami programu. Należy zaznaczyć również, że przypisane poszczególnym adresom funkcje nie zawsze muszą być wykorzystywane i wówczas odpowiadające im komórki można traktować jako typową pamięć danych.

Tab. 1. Zestawienie rejestrów specjalnych

Oznaczenie symboliczne	Adres w pamięci wewnętrznej	Przeznaczenie
A	0E0h	Akumulator
B	0F0h	Rejestr B
P0	080h	Rejestr portu P0
P1	090h	Rejestr portu P1
P2	0A0h	Rejestr portu P2
P3	0B0h	Rejestr portu P3
PSW	0D0h	Słowo stanu programu
SP	081h	Wskaźnik stosu
DPH DPL	083h 082h	Rejestr DPTR – wskaźnik danych (DPH – starszy bajt, DPL – młodszy bajt)
PCON	087h	Słowo sterujące zasilaniem
IE	0A8h	Słowo sterujące systemem przerwań
IP	0B8h	Słowo sterujące priorytetami przerwań
TCON	088h	Słowo kontrolne i sterujące układem czasowo – licznikowym i systemem przerwań
TMOD	089h	Słowo sterujące układem czasowo – licznikowym
TH0 TL0	08Ch 08Ah	Licznik T0 (TH0 – starszy bajt licznika, TL0 – młodszy bajt licznika)
TH1 TL1	08Dh 08Bh	Licznik T1 (TH1 – starszy bajt licznika, TL1 – młodszy bajt licznika)
SCON	098h	Słowo sterujące portem szeregowym
SBUF	099h	Bufor portu szeregowego

Od adresu 80h (128) został ulokowany obszar rejestrów specjalnych SFR, w którym są umieszczone wszystkie rejestry sterujące pracą mikrokontrolera. Rejestry te zostały wymienione w tabeli 1.

Programista chcąc się odwołać do któregoś z powyższych rejestrów może w instrukcji wpisać zarówno adres komórki pamięci wewnętrznej jak i nazwę symboliczną. Wszystkie nazwy rejestrów specjalnych są znane assemblerowi, który zastępuje je w trakcie asemblacji odpowiednimi adresami.

W rejestrach obszaru SFR, których adres jest podzielny przez 8 można odwoływać się do każdego bitu osobno. Adresy poszczególnych bitów tworzone są w sposób przedstawiony na rysunku 7.

Adres rejestru SFR		7	6	5	4	3	2	1	0	Bit
080h		087h	086h	085h	084h	083h	082h	081h	080h	Adres bitu
081h										
082h										
083h										
084h										
085h										
086h										
087h										
088h		08Fh	08Eh	08Dh	08Ch	08Bh	08Ah	089h	088h	Bit
089h										Adres bitu

Rys. 7. Adresy bitów w obszarze SFR.

Podobnie jak w przypadku pamięci danych również tu nie wystąpi żaden konflikt ponieważ adresy bitów są używane w innych rozkazach niż adresy bajtów. Programowy dostęp do dowolnego z tych bitów można uzyskać poprzez podanie nazwy rejestru i numeru bitu, np.: P1.1, P3.3 lub poprzez podanie bezpośredniego adresu bitu. Niektóre bity mają również przypisane nazwy symboliczne, które również można wykorzystywać przy pisaniu programów.

Rejestrami adresowanymi bitowo są:

A (0E0h) – akumulator,  
 B (0F0h) – rejestr B,  
 PSW (0D0h) – słowo stanu programu,  
 IP (0B8h) – słowo priorytetów przerwań,  
 IE (0A8h) – słowo systemu przerwań,  
 TCON (088h) – słowo sterujące i kontrolne.

P0 (080h) – rejestr portu P0,  
 P1 (090h) – rejestr portu P1,  
 P2 (0A0h) – rejestr portu P2,  
 P3 (0B0h) – rejestr portu P3,  
 SCON (098h) – słowo portu szeregowego,

### Pamięć Programu:

Wewnętrzna pamięć programu dla mikroprocesorów 8051 ma obszar 4kB. Jest możliwość dołączenia pamięci zewnętrznej stanowiącej uzupełnienie pamięci wewnętrznej do pojemności 64kB. W zależności od ustawienia wejścia EA procesora pamięć zewnętrzna będzie odczytywana od adresu 0000h (EA=0), wtedy pamięć wewnętrzna nie będzie brana pod uwagę. Jeżeli wejście EA = 1 to odczytywanie rozkazów z pamięci zewnętrznej rozpocznie się dopiero od adresu 1000h, gdyż niższe adresy będą odczytywane z pamięci wewnętrznej. W pamięci tej wyróżnione są pewne obszary specjalne (adresy programów obsługi przerwań).

Mapa wewnętrznej pamięci programu:

0000h	Od tego miejsca rozpoczyna się wykonywanie programu po wyzerowaniu
0001h 0002h	Obszar Wolny
0003h	Adres początku programu obsługi przerwania z wejścia INTO
0004h . . 000Ah	Obszar Wolny
000Bh	Adres początku programu obsługi przerwania od licznika T0
000Ch . . 0012h	Obszar Wolny
0013h	Adres początku programu obsługi przerwania z wejścia INT1
0014h . . 001Ah	Obszar Wolny
001Bh	Adres początku programu obsługi przerwania z licznika T1
001Ch . . 0022h	Obszar Wolny
0023h	Adres początku programu obsługi przerwania z portu szeregowego
0024h . . 002Ah	Obszar Wolny
002Bh	Adres początku programu obsługi przerwania z licznika T2 (8052)
002Ch . . FFFFh	Obszar Wolny

Jeżeli nastąpiło zgłoszenie przerwania (została ustawiona odpowiednia flaga), to przy spełnieniu odpowiednich warunków w następnym cyklu maszynowym procesora licznik rozkazów kieruje program do tych adresów w zależności od rodzaju przerwania.